

(19) 대한민국특허청(KR)

(12) 공개특허공보(A)

(51) Int. Cl.	(11) 공개번호	특1998-017374
G02F 1 /1343	(43) 공개일자	1998년06월05일
(21) 출원번호	특1996-037150	
(22) 출원일자	1996년08월30일	
(71) 출원인	삼성전자주식회사 김광호	
(72) 발명자	경기도 수원시 팔달구 매탄동 416번지 차상훈 경기도 수원시 권선구 세류2동 1131-29번지 방상연 경기도 수원시 팔달구 인계동 158-30 선경아파트 201동 805호 김원호, 최현석	
(74) 대리인	심사청구 : 없음	
(54) 정전기 방지형 액정 표시 장치의 제조 방법		

요약

본 발명은 액정 표시 장치의 제조 방법에 관한 것으로서, 특히, 저항으로 배선을 솜탕하여 정전기로부터 회로를 보호하는 액정 표시 장치 및 그 제조 방법에 관한 것이다. 제조 방법은 저항을 제작하고자하는 부분에 n+ 비정질 실리콘을 형성하고 그 위에 데이터선을 형성한 후 데이터선이 하부의 n+ 비정질 실리콘에 의해 연결되도록 데이터선을 식각하여 데이터 저항을 제작하는 1단계와, 게이트선을 형성하고, 가운데 부분이 n+ 비정질 실리콘으로 연결된 금속선과 게이트선이 병렬 연결되도록 패터닝하여 게이트 저항을 제작하는 2단계를 포함한다.

대표도

도2

명세서

도면의 간단한 설명

도1은 종래의 액정 표시 장치의 정전기 방지용 솜탕바를 도시한 박막 트랜지스터 기관의 평면도이고,

도2는 본 발명의 실시예에 따른 액정 표시 장치의 정전기 방지용 저항이 형성된 박막 트랜지스터 기관의 평면도이고,

도3은 게이트선과 데이터선에 형성된 저항의 구조를 도시한 단면도이다.

* 도면의 주요 부분에 대한 부호의 설명 *

2 : 기판	4 : 데이터선	6 : 게이트선
8 : 입력패드	10 : 데이터 저항	12 : 게이트 저항
14 : n+ 비정질 실리콘	16 : 크롬선	

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 정전기 방지용 액정 표시 장치의 제조 방법에 관한 것으로서, 특히, 저항으로 배선을 쇼팅하여 공정시 발생하는 정전기로부터 회로를 보호하는 액정 표시 장치의 제조 방법에 관한 것이다.

일반적으로 박막 트랜지스터 기판의 제조 공정중에 수작업이나 또는 러빙천 등의 장비에 의해서 정전기가 발생한다. 기판에 정전기가 발생하면 대전 전하에 의해 배선이 단락되어 화소 불량률의 원인이 된다. 이러한 정전기로 인한 피해를 최소화하기 위하여 게이트선과 데이터선을 쇼팅바를 이용하여 직접 연결시켜 주거나 저항이나 다이오드 또는 박막 트랜지스터로 연결하기도 한다.

그러면, 첨부한 도면을 참고로 하여 종래의 정전기 방지용 액정 표시 장치에 대하여 더욱 상세하게 설명한다.

도1은 종래의 쇼팅바를 이용한 박막 트랜지스터 기판의 평면도이다.

도1에 도시한 바와 같이, 기판(2) 위에 다수의 게이트선(6)이 가로로 평행하게 형성되어 있고, 절연층을 사이에 두고 교차하는 다수의 데이터선(4)이 세로로 평행하게 형성되어 있다.

각 게이트선(6)과 데이터선(4)의 한쪽 끝에는 신호가 입력되는 입력 패드(8)가 형성되어 있다. 입력 패드(8)가 형성되어 있는 쪽의 기판(2) 가장자리에는 쇼팅바가 형성되어 데이터선(4) 및 게이트선(6)과 연결되어 있다.

그러나 이러한 종래의 정전기 방지용 액정 표시 장치에서는 데이터선의 오픈/단락 테스트는 가능하나 게이트선에 있어서는 오픈/단락 테스트가 불가능하다. 또한 활성 영역 내에 형성되어 있는 박막 트랜지스터의 성능을 중간 테스트할 수 없는 문제점을 가지고 있다.

발명이 이루고자하는 기술적 과제

그러므로 본 발명은 저항으로 쇼팅하여 회로를 정전기로부터 보호함과 동시에 박막 트랜지스터의 성능 테스트가 가능하여 화소 불량률 조기에 발견함으로써 공정수율을 높이는데 있다.

발명의 구성 및 작용

이러한 과제를 달성하기 위한 본 발명에 따른 정전기 방지용 액정 표시 장치는 기판의 가장자리에 형성되어 있는 쇼팅바와 입력 패드 사이에 형성된 저항을 포함하고 있다.

이러한 구조에 따르는 액정 표시 장치의 제조 방법은 먼저 데이터 저항을 형성하는 단계로서, 기판에 n+ 비정질 실리콘을 형성하는 단계, 그 위에 데이터선을 형성하는 단계, 데이터선이 n+ 비정질 실리콘에 의해 연결되도록 데이터선을 식각하는 단계를 포함하고 있다.

게이트 저항을 형성하는 단계는 기판에 게이트선을 형성하는 단계, 게이트선 한쪽면에 간격을 두고 n+ 비정질 실리콘을 패터닝하는 단계, n+ 비정질 실리콘과 일부가 중첩되며 양끝이 게이트선과 중첩되도록 크롬선을 형성하는 단계, 크롬선에서 n+ 비정질 실리콘과 중첩된 부분을 식각하는 단계, 크롬선과 게이트선이 병렬 연결되도록 게이트선의 일부를 식각하는 단계를 포함하고 있다.

본 발명에 따른 이러한 정전기 방지용 액정 표시 장치의 제조 방법에서는 n+ 비정질 실리콘을 이용하여 저항을 제작하여 쇼팅함으로써 기판상의 정전기를 방전시키고 박막 트랜지스터 성능 테스트가 가능하여 화소 단위의 불량 검출이 가능하게 된다.

그러면 첨부한 도면을 참고로 하여 본 발명에 따른 정전기 방지용 액정 표시장치 및 그 제조 방법의 실시예를 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자가 용이하게 실시할 수 있을 정도로 상세히 설명한다.

도2는 본 발명의 실시예에 따른 정전기 방지용 액정 표시 장치의 박막 트랜지스터 기판의 평면도이다.

도2에 도시한 바와 같이, 박막 트랜지스터 기판(2) 위에 다수의 게이트선(6)이 가로로 평행하게 형성되어 있고, 절연층을 사이에 두고 교차하는 다수의 데이터선(4)이 세로로 평행하게 형성되어 있다.

각 게이트(6)선과 데이터선(4)의 한쪽 끝에는 신호가 입력되는 입력 패드(8)가 형성되어 있다. 입력 패드(8)가 형성되어 있는 쪽의 기판(2) 가장자리에는 쇼팅바(16)가 형성되어 있으며 쇼팅바(16)는 저항(10, 12)을 매개로 하여 각각의 데이터선(4) 및 게이트선(6)과 연결되어 있다.

도3은 게이트선과 데이터선에 형성된 저항의 구조를 도시한 단면도이다.

데이터선(4)에서의 저항(10)은 도3의 (가)에 도시한 바와 같이 데이터선(4)이 절단되어 있고 절단 부분이 n+ 비정질 실리콘(14)을 매개로 직렬 연결됨으로써 형성되어 있다.

게이트선(6)에서의 저항은 도3의 (나)에 도시한 바와 같이 게이트선(6)이 절단되어 있고, 절단 부분이 n+ 비정질 실리콘(14)으로 연결된 크롬선(16)으로 병렬 연결됨으로써 형성되어 있다.

이러한 데이터선과 게이트선의 저항 제조 방법은 먼저, 기판(2)에 게이트선(6)을 형성한다.

입력 패드(8) 바깥 부위에 박막 트랜지스터의 n+ 비정질 실리콘(14)의 증착단계에서 게이트 저항(12)용 n+ 비정질 실리콘(14)과 데이터 저항(10)용 n+ 비정질 실리콘(14)을 각각 패터닝한다.

크롬으로 된 데이터선(4)을 패터닝한다. 이때 데이터선(4)의 일부분이 상기 n+ 비정질 실리콘(14)과 중첩된다.

이때 입력 패드(8) 바깥 부위의 게이트선(6)에 양끝이 연결되며 n+ 비정질 실리콘(14)과 중첩되도록 크롬선(16)을 패터닝한다.

n+비정질 실리콘(14)과 중첩된 부분의 데이터선(4) 및 크롬선(16)을 식각한다.

게이트선(6)이 n+비정질 실리콘(14)을 매개로 연결된 크롬선(16)과 직렬로 이어지도록 게이트선(6) 중간을 식각한다.

이상과 같은 방법에서는 데이터선(4)과 게이트선(6)을 n+비정질 실리콘(14)으로 연결하여 저항(10, 12)을 형성하게 된다. 이때 저항의 크기는 100k Ω 이 되도록 한다.

발명의 효과

따라서 본 발명에 따른 정전기 방지용 액정 표시 장치의 제조 방법에서는 기관내의 정전기를 최소화하고 각 배선마다 일정한 수치를 가지는 저항이 형성되어 있어 이와 연결된 박막 트랜지스터의 성능 테스트가 가능하여 최종 액정 표시 장치의 신뢰성과 수율을 향상시키는 효과가 있다.

(57) 청구의 범위

청구항 1. 기관에 n+ 비정질 실리콘을 형성하는 단계,

상기 n+ 비정질 실리콘 위에 데이터선을 형성하는 단계,

상기 데이터선이 상기 n+ 비정질 실리콘에 의해 연결되도록 상기 데이터선을 식각하여 데이터 저항을 제작하는 단계를 포함하는 정전기 방지용 액정 표시 장치의 제조 방법.

청구항 2. 기관에 게이트선을 형성하는 단계,

상기 게이트선의 한쪽면에 간격을 두고 n+ 비정질 실리콘을 패터닝하는 단계,

상기 n+ 비정질 실리콘과 일부가 중첩되며 양끝이 상기 게이트선과 중첩되도록 크롬선을 형성하는 단계,

상기 크롬선에서 상기 n+ 비정질 실리콘과 중첩된 부분을 식각하는 단계,

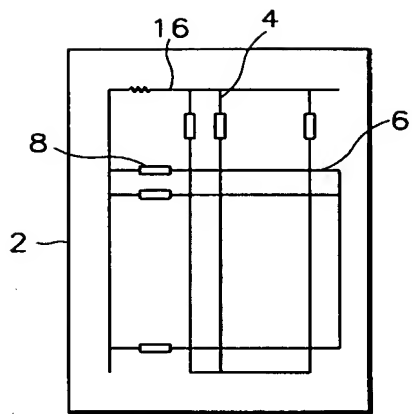
상기 크롬선과 상기 게이트선이 병렬 연결되도록 상기 게이트선의 일부를 식각하여 게이트 저항을 제작하는 단계를 포함하는 정전기 방지용 액정 표시 장치의 제조 방법.

청구항 3. 제2항에서,

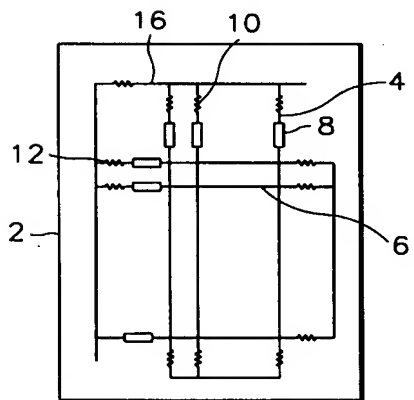
상기 n+ 비정질 실리콘으로 이루어진 상기 게이트 저항과 상기 데이터 저항은 100 k Ω 의 크기를 갖는 정전기 방지용 액정 표시 장치의 제조 방법.

도면

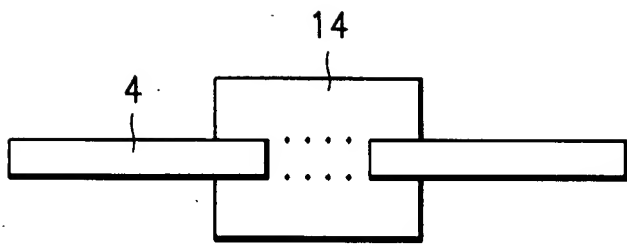
도면1



도면 2



도면 3a



도면 3b

